

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-250909

(P2001-250909A)

(43) 公開日 平成13年9月14日 (2001.9.14)

(51) Int.Cl. ⁷	識別記号	F I	テームコード [*] (参考)
H 0 1 L	25/065	H 0 1 L 21/56	R
	25/07		D
	25/18	H 0 5 K 1/14	H
	21/56	H 0 1 L 25/08	Z
	23/32		C

審査請求 未請求 請求項の数 5 O L (全 20 頁) 最終頁に続く

(21) 出願番号 特願2001-27246 (P2001-27246)

(22) 出願日 平成13年2月2日 (2001.2.2)

(31) 優先権主張番号 4 9 7 5 4 2

(32) 優先日 平成12年2月3日 (2000.2.3)

(33) 優先権主張国 米国 (U S)

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中4丁目1番
1号

(72) 発明者 ウェン・チョウ ヴィンセント ワン
アメリカ合衆国, カリフォルニア 95014,
クバティエノ, エドミントン・ドライヴ
18457番

(74) 代理人 100070150

弁理士 伊東 忠彦 (外1名)

最終頁に続く

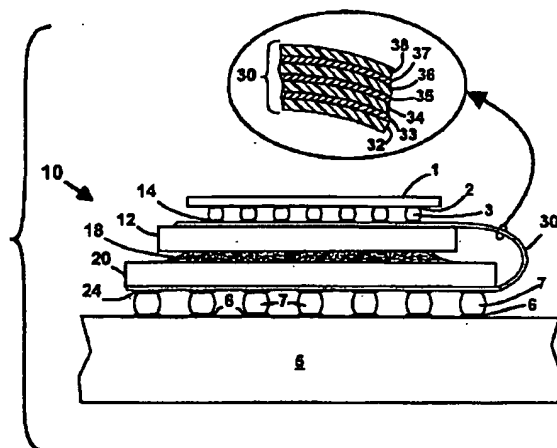
(54) 【発明の名称】 電気部品搭載基板のための応力低減インターポーザ

(57) 【要約】

【課題】 本発明は、熱膨張係数の異なる電気部品を応力差異を減少させて接続するインターポーザの提供を目的とする。

【解決手段】 本発明によるインターポーザは、熱膨張係数の異なる二つの電気部品を電気接続する。インターポーザは、異なる熱膨張係数を有する二つの基板を含み、各基板は第1の面及び第2の面を有する。インターポーザは、二つの基板の第1の面に設けられた電気的コネクタを有し、このコネクタは、二つの対応した電気部品への電気接続を行う。フレキシブル回路層は、二つの基板の間に設けられ、第1の基板上のコネクタを第2の基板上のコネクタへ相互連結する。二つの基板は、双方の第2の面が対向するように折り曲げられ、互いに取り付けられる。

本発明による第1実施例のインターポーザの側面図



【特許請求の範囲】

【請求項 1】 第 1 の面及び第 2 の面を有し、該第 1 の面で測定されるような第 1 の熱膨張係数と関連付けられている第 1 の基板と、

第 1 の面及び第 2 の面を有し、該第 1 の面で測定されるような第 2 の熱膨張係数と関連付けられ、上記第 2 の熱膨張係数が上記第 1 の熱膨張係数とは異なる第 2 の基板と、

上記第 1 の基板の上記第 1 の面に設けられた複数の電氣的接続領域と、

上記第 2 の基板の上記第 1 の面に設けられた複数の電氣的接続領域と、

上記第 1 の基板と上記第 2 の基板の間に設けられ、上記第 1 の基板の上記第 1 の面に取り付けられた第 1 の部分及び上記第 2 の基板の上記第 1 の面に取り付けられた第 2 の部分を有するフレキシブル回路層と、

上記第 1 の基板側の電氣的接続領域にある第 1 の端部及び上記第 2 の基板側の電氣的接続領域にある第 2 の端部が個々の電氣的トレースに設けられている複数の電氣的トレースとを含み、

第 1 の電気部品を第 2 の電気部品へ電気接続するインターポーザ。

【請求項 2】 第 1 の電気部品は上記第 1 の基板の上記第 1 の面で上記第 1 の基板に電気接続され、

上記第 1 の電気部品は上記第 1 の電気部品が電気接続された上記第 1 の基板の上記第 1 の面で測定されるような熱膨張係数を有し、

上記第 1 の熱膨張係数と上記第 1 の電気部品の熱膨張係数の差は、上記第 2 の熱膨張係数と上記第 1 の電気部品の熱膨張係数の差よりも小さい、請求項 1 記載のインターポーザ。

【請求項 3】 第 2 の電気部品は上記第 2 の基板の上記第 1 の面で上記第 2 の基板に電気接続され、

上記第 2 の電気部品は上記第 2 の電気部品が電気接続された上記第 2 の基板の上記第 1 の面で測定されるような熱膨張係数を有し、

上記第 2 の熱膨張係数と上記第 2 の電気部品の熱膨張係数の差は、上記第 1 の熱膨張係数と上記第 2 の電気部品の熱膨張係数の差よりも小さい、請求項 1 又は 2 記載のインターポーザ。

【請求項 4】 第 1 の面及び上記第 1 の面の反対側の第 2 の面を有する複合基板を形成するため、第 1 の基板及び第 2 の基板を封止材料で封止する工程 (a) と、上記複合基板の上記第 1 の面の上に誘電体層を形成する工程 (b) と、

上記誘電体層に複数の電氣的トレースを形成する工程 (c) と、

上記工程 (b) 及び上記工程 (c) が行われた後、上記第 2 の基板の第 1 の面を露出させるため、上記第 2 の面の上記複合基板の一部を除去する工程 (d) と、

上記工程 (d) が実行された後、上記第 2 の基板を除去する工程 (e) と、を有するインターポーザの製造方法。

【請求項 5】 第 1 の面及び上記第 1 の面の反対側の第 2 の面を有する複合基板を形成するため、第 1 の基板及び第 2 の基板を封止材料で封止する工程 (a) と、窪み部が形成された面を有する処理ホルダーの上記窪み部に上記複合基板を配置する工程 (b) と、

上記複合基板の上記第 1 の面及び上記処理ホルダーの上記表面の一部に材料層を形成する工程 (c) と、

上記材料層に複数の電氣的トレースを形成する工程 (d) と、

上記電氣的トレースが上記工程 (d) によって形成された後、上記複合基板の周縁の周りで積層された上記材料層を切り離すことにより、上記複合基板を上記窪み部から取り外す工程 (e) と、

上記第 2 の基板の面を露出させるため、上記第 2 の面の上記複合基板の一部を除去する工程 (f) と、

上記第 2 の基板を取り除く工程 (g) と、を有するインターポーザの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、たとえば、集積回路チップをマルチチップモジュールや印刷回路基板などのマルチチップ基板に接続するように多種多様な基板を互いに電気接続するため、或いは、マルチチップ基板を、印刷回路基板や他のマルチチップ基板のような多種多様な基板に電気接続する使用されるインターポーザに関する。

【0002】

【従来の技術】本発明は、幾つかの IC (集積回路) チップが一つ以上の基板に搭載され、基板によって支持される電氣的トレースを介して相互連結され、その他の部品と接続された電子パッケージ技術に適用可能である。基板には、数個乃至数十個のチップを保持するマルチチップモジュールから、数十個乃至数百個のチップを保持する印刷回路基板までが含まれる。チップは、マルチチップモジュール若しくは印刷回路基板に搭載され、マルチチップモジュールは、場合によっては、印刷回路基板のチップが搭載された面とは反対側の面に搭載される。チップは、アプリケーションの要求に応じて色々なタイプの電子デジタルシステム、アナログシステム、或いは、アナログ・デジタル混成システムを形成するため相互に相互連結される。本発明は、このようなアプリケーションのタイプ、或いは、基板のタイプによって制限されない。以下の説明で、用語「電気部品」は、集積回路、マルチチップモジュール、印刷回路基板などを含むような意味で使用される。

【0003】通例的に、インターポーザは、集積回路チップとメイン相互連結基板の間に必要とされる。典型的

な従来技術によるインターポーザは、チップとメイン相互連結基板の間に配置された単一の基板と、チップとメイン相互連結基板の間で電気信号を伝達する複数の電気的コネクタとにより構成される。典型的に、この電気的コネクタは、インターポーザの各面の対応したパッドに置かれたはんだバンプの組を含み、これらははんだバンプは、ICチップ及びメイン相互連結基板上の対応したパッドへ接続するようにリフローされる。インターポーザの基板を通り、インターポーザの両面上の対応したパッド間に電気的経路を設ける複数のバイアが形成される。

【0004】インターポーザの目的は、従来の動作条件下でメイン相互連結基板に搭載可能な一つ以上の集積回路の試験済みの信頼性の高いパッケージを提供することである。チップの事前試験は、チップがメイン相互連結基板へ直接に搭載された場合に一般的に要求されるようなメイン相互連結基板を再製作しなければならない状況を減少させる。また、インターポーザは、「IC縮小化」の現象に適応し得るので、ICチップの寸法が縮小若しくは変化するとき、メイン相互連結基板のレイアウトを再設計する必要が無い。「IC縮小化」現象は、既存のチップを、製造者が1~2年後に、寸法のより小さいチップで置き換えることである。半導体プロセス技術の進歩のため、トランジスタ装置の寸法は、最近30年間に亘って縮小し続けている。そして、将来に亘ってもトランジスタ装置の寸法は縮小し続ける兆候が見られる。トランジスタの寸法が縮小化すると、チップ製造者は、同じ回路機能をより小さいチップ上に実現できるようになる。

【0005】ICチップの電源のオンとオフが行われると、従来技術のインターポーザは、ICチップ或いはメイン相互連結基板の寸法とは異なるレートで寸法が拡大、縮小するという問題が屢々生じる。この拡大と縮小の速さの差が、インターポーザの両面に設けられたはんだバンプの組（又は、その他のコネクタ）、特に、インターポーザの縁周辺に配置されたはんだバンプの組に機械的応力を加える原因となる。ICチップがメイン相互連結基板に直接的に搭載されたときに同じ問題が生じる。その理由は、ICチップとメイン相互連結基板が、一般的に異なる熱膨張係数（従来技術では、CTEと略記される）を有する別々の材料から製作されるからである。たとえば、シリコンチップの熱膨張係数は、 $2.5 \text{ ppm}/^{\circ}\text{C}$ であり、従来の印刷基板の熱膨張係数は、 $16 \text{ ppm}/^{\circ}\text{C}$ 乃至 $18 \text{ ppm}/^{\circ}\text{C}$ である。チップ及びメイン相互連結基板の熱膨張係数が同じではない場合、インターポーザの熱膨張係数は、チップとメイン相互連結基板の両方の熱膨張係数とは一致し得ない。ICチップとメイン相互連結基板が別々の熱膨張係数を有する典型的な場合に、インターポーザの熱膨張係数は、通常、ICチップの熱膨張係数とメイン相互連結基板の熱膨張係

数の間に収まり、場合によっては、いずれか一方の熱膨張係数と一致する。

【0006】熱的シミュレーション又は実験的測定によって、典型的な動作条件におけるICチップ、インターポーザ及びメイン相互連結基板の定常状態温度を判定することができる。この定常状態温度の情報と、ICチップ及びメイン相互連結基板の熱膨張係数の値とを用いて、熱誘導応力をインターポーザの両面にある2組のはんだバンプの間で均等に分布させるインターポーザの熱膨張係数の値（並びに、対応した材料組成）を選択することができる。

【0007】

【発明が解決しようとする課題】この方法は、定常状態条件で発生した応力を均衡させるが、部品の温度が定常状態値に到達する前に過渡的に変化する電源投入及び電源切断条件中に生ずる応力を完全に最小化しない。電源投入及び電源切断条件中にかなりの応力が発生し、この応力によって、多数回の電源オン/オフサイクルの後に、定常状態動作中に現れる応力とは無関係に、（金属疲労が原因で）はんだバンプが不良になる。

【0008】したがって、インターポーザの熱誘導応力特性をさらに改良することが求められる。

【0009】本発明は、熱膨張係数の異なるICチップと配線基板などの接続において生ずる応力差異を減ずることを可能とする（LSI搭載基板用応力低減）インターポーザの構造及び形成方法の提供を目的とする。

【0010】

【課題を解決するための手段】本発明は、第1の電気部品を第2の電気部品へ電気的に接続し得るインターポーザ、及び、このインターポーザの製造方法である。

【0011】本発明によるインターポーザは、熱膨張係数の異なる二つの電気部品を電気接続する。インターポーザは、異なる熱膨張係数を有する二つの基板を含み、各基板は第1の面及び第2の面を有する。インターポーザは、二つの基板の第1の面に設けられた電気的コネクタを有し、このコネクタは、二つの対応した電気部品への電気接続を行う。フレキシブル回路層は、二つの基板の間に設けられ、第1の基板上のコネクタを第2の基板上のコネクタへ相互連結する。二つの基板は、双方の第2の面が対向するように折り曲げられ、互いに取り付けられる。

【0012】本発明による二つの電気部品を電気接続するインターポーザの製造方法によれば、第1の基板と電気防食用基板が複合基板を形成するため封止材料に封止され、第2の基板は硬化した封止材料から形成される。或いは、第2の基板は、第1の基板及び電気防食用基板と共に封止された別の基板によって与えられる。複合基板の表面は研磨され、誘電体層が複合基板の研磨面に形成される。複数の電気的トレースが誘電体膜に形成される。複合基板の裏側の一部は、電気防食用基板の表面を

5

露出させるため除去され、次に、電気防食用基板が除去される。

【0013】本発明の一実施例によるインターポーザは、第1の基板及び第2の基板を有し、各基板は、第1の面及び第2の面を具備し、上記各基板の上記第1の面で測定されるような熱膨張係数を有する。

【0014】この一実施例によるインターポーザは、上記第1の基板の上記第1の面に複数の電氣的接続領域を更に有し、上記第2の基板の上記第1の面に別の複数の電氣的接続領域を更に有する。

【0015】この一実施例によるインターポーザは、上記第1の基板と上記第2の基板の間に設けられたフレキシブル回路層を更に有し、上記フレキシブル回路層の上記第1の基板の上記第1の面に取り付けられた第1の部分と、上記第2の基板の上記第1の面に取り付けられた第2の部分とを有する。

【0016】この一実施例によるインターポーザは、複数の電氣的トレースを更に有し、各トレースは、上記第1の基板上の接続領域にある第1の端部と、上記第2の基板上の接続領域にある第2の端部とを有し、各トレースは上記フレキシブル回路層を通る。上記トレースの上記接続領域に設けられた上記第1の端部及び第2の端部は、電気信号を上記インターポーザのいずれかの面に配置された電気部品へ伝達するコネクタを受容することができる。

【0017】上記第1の基板及び上記第2の基板の熱膨張係数は、(基板の上記第1の面で測定されるように)互いに相異し、上記インターポーザの上記トレースのじょうき端部へ機械的に接続される上記コネクタの熱応力を減少させるように選択される。

【0018】このようなインターポーザを製作する一般的な方法は、複合基板を形成するため、第1の基板及び電気防食用基板を封止材料に封止する工程を有する。第2の基板は、上記封止材料の一部から形成されるか、或いは、上記第1の基板及び上記電気防食用基板と共に封止された別の基板によって与えられる。上記複合基板の第1の面は研磨され、誘電体層が上記複合基板の上記第1の面の上に形成される。複数の電氣的トレースが上記誘電体層上に形成される。誘電体と金属の付加的な交互の層が上記電氣的トレースの上に形成される。上記複合基板の裏面の一部は、上記電気防食用基板の表面を露出させるため取り除かれ、上記電気防食用基板が除去される。

【0019】

【発明の実施の形態】以下、添付図面を参照して本発明の実施例を詳細に説明することにより、本発明の上記特徴並びにその他の特徴が当業者に明らかとなるであろう。

【0020】図1は、本発明による第1実施例のインターポーザ10の側面図である。インターポーザ10は、

6

二つの電気部品1及び5を相互に電氣的接続することができる。一例として、電気部品1は集積回路チップであり、電気部品5は、マルチチップモジュール基板、印刷回路基板のようなメイン相互連結基板であるが、本発明は、このような電気部品に限定されるものではない。用語「電気部品」は、電氣的パッド、コネクタ、及び/又は、電氣的トレースの端部が存在する平坦な表面を有する電氣的若しくは電子的な部品を表す。

【0021】インターポーザ10は、第1の基板12と、第1の基板とは別個の第2の基板と、フレキシブル回路層30とを有し、フレキシブル回路層30は第1の基板12と第2の基板20の間に配置され、第1の基板12と第2の基板20を繋ぐ。各基板12及び20は、第1の面及び第2の面と、それぞれの熱膨張係数とを有する。フレキシブル回路層30は、基板12の第1の面に取り付けられた第1の部分と、基板20の第1の面に取り付けられた第2の部分とを有する。フレキシブル回路層30は、基板12の第2の面と基板20の第2の面が対向するように折り曲げられる(すなわち、第2の面同士が対向する)。基板12と基板20を繋ぐフレキシブル回路層30の長さは、典型的に短く、通常は、0.4cm乃至2.0cmであり、より代表的には、0.8cm乃至1.5cmである。これだけの長さがあれば、基板12と基板20を一体的に折り曲げるのに足りる。フレキシブル接着剤(たとえば、高温シリコン)は、基板12と基板20を一体として固定するため使用され、フレキシブル回路層30が基板の動きによって裂ける可能性を最小限に抑える。

【0022】以下に詳細に説明されるように本発明の別の特徴として、基板12と基板20の熱膨張係数は異なり、基板12の熱膨張係数は、電気部品1の熱膨張特性の観点で選択され、基板20の熱膨張係数は、電気部品5の熱膨張係数特性の観点で選択される。たとえば、基板1が熱発生部品であるならば、基板12の温度上昇1℃当たりの熱膨張係数は、基板1の熱膨張係数の数ppm(たとえば、 $2\text{ ppm}/^{\circ}\text{C}=2\times 10^{-6}/^{\circ}\text{C}$)である。

【0023】図2は、折り曲げられていない位置において、基板10の第1の面及び基板20の第1の面が表にされたインターポーザ10の平面図である。インターポーザ10は、第1の基板12の第1の面に設けられた複数の第1の電氣的接続領域14と、第2の基板20の第1の面に設けられた複数の第2の電氣的接続領域24と、第1の電氣的接続領域14と第2の電氣的接続領域24の間を繋ぎ、フレキシブル回路30を通る複数の電氣的トレース35とを更に有する。図2に示された実施例において、電氣的トレース35は、フレキシブル回路層30の内側に設けられ、図2の平面図では破線で示されている。各電氣的トレース35は、第1の電氣的接続領域14で終端する第1の端部と、第2の電氣的接続領

7

域24で終端する第2の端部とを有する。トレースの各端部は、対応した接続領域に標準メタライゼーションパッドを有する。電氣的接続は、複数のコネクタ3を用いて電気部品1と電氣的接続領域14のトレース端部との間に設けられ、同様に、複数のコネクタ7を用いて、電気部品5と電氣的接続領域24のトレース端部との間に電氣的接続が作られる。かくして、インターポーザ10は、電氣的トレース35と、コネクタ3及び5とを介して、電気部品1からの信号を電気部品5へ電氣的に接続することができ、コネクタ3及び5上に熱的に誘導される応力を減じるため選択された値の異なる熱膨張係数を有する基板12と基板20を用いるという利点が得られる。尚、全ての図面を通じて、コネクタ3及び5の寸法は、コネクタを明瞭に描画するため他の部品の寸法よりも大きく拡大されている。

【0024】インターポーザ10の好ましい実施例では、トレース35はフレキシブル回路層30の内部に収容されるが、内部に収容することは、本発明の必須要件ではない。フレキシブル回路層30の一例の構造は、図1の中の拡大図に示されている。フレキシブル回路層30は、4層の誘電体層32、34、36及び38、誘電体層32と34の間にある内側導電層33、誘電体層34と36の間のトレース層35、並びに、誘電体層36と38の間の外側導電層37を含む。好ましい実施例において、トレース35は、トレース35を画成するためバタニングされた導電層（中間導電層）から形成される。

【0025】図3は、基板12の上に重なるフレキシブル回路層30の一部分の部分断面図である。図3に示された部分の鏡像は、基板20の上に重なる層30の一部分を表す。但し、縦型パイアの間の間隔は異なってもよい。各電氣的トレース35の各端部は、中間導電層からフレキシブル回路層30の外側面へ延びる縦型パイアを含み、この縦型パイアは、誘電体層36及び38と外側導電層37を通り抜ける。パイアの最上部は、対応した電氣的接続領域14又は24に置かれ、その上部にパッドが形成される場合がある。このパイアは、（図3に示されるような）周知の「スタック」タイプでもよく、或いは、周知の「スタガー」タイプでもよい。

【0026】さらに、インターポーザの好ましい実施例において、内側導電層33は、第1の電源電圧（たとえば、電源又はグラウンド）を伝達する導電材料の幅広の帯状の領域を有し、外側導電層37は、第2の電源電圧（たとえば、グラウンド又は電源）を伝達する導電材料の幅広の帯状の領域を有する。幅広の帯状の各領域は、フレキシブル回路層30の実質的に全表面積をカバーし、幅広の帯状の領域は、電氣的トレース35の反対側に設けられているので、トレース35用のACグラウンド面として機能する。この構造によれば、トレース35はACインピーダンスが制御され、このことは、反射を

8

伴わずに高周波信号を伝達するために重要な事項である。マイクロ波ストリップライン設計技術において公知のように、トレース断面の寸法と、トレース35とACグラウンド面の間の距離は、トレースの特性インピーダンスを決定する。一般的には、システムの設計者は、本発明の実施には関係が無い規準に基づいて特性インピーダンスを選択し、次に、設計者は、選択されたインピーダンスを実現する適切なトレース寸法とACグラウンド面までの隙間の距離とを選択するため、ストリップライン設計技術における設計ガイドラインを調べる。インピーダンスの選択は、本発明の実施の形態において重大な事項ではない。

【0027】内側導電層33から選択された接続領域14及び24まで延在し、誘電体層34、36及び38と外側導電層37とを通る縦型パイアが存在する。また、外側導電層37から選択された接続領域14及び24まで延在し、誘電体層38を通るパイアが存在する。従来技術における実際の例と同様に、外側導電層37を通る上記の各パイアは、（たとえば、外側導電層37にパイアが通るアパーチャ又は環を形成することにより）層37から絶縁される。さらに、トレース35は、内側導電層33から延びるパイアと接触しないように経路が決められる。

【0028】本発明において、パイアは、基板12又は基板20を通過するよう形成する必要が無く、能動的電子部品（たとえば、トランジスタ）を基板12及び20の面に形成しなくてもよい。好ましいインターポーザの実施例の場合に、基板12及び20は、インターポーザの本体、或いは、インターポーザの表面上にパイア若しくは能動的電子部品が形成されない。好ましいインターポーザの実施例の場合に、トレース35と基板12及び20の表面との間に接続は無い。これらの実施例の場合に、トレース35は、基板12及び20から電氣的に絶縁され、より詳細には、トレース35は、基板の表面から電氣的に絶縁される。しかし、内側導電層33及び外側導電層37から接続された一つ以上のバイパスコンデンサが基板12（及び／又は基板20）の第1の面に形成される場合がある。このような場合、バイパスコンデンサへの接続パッドは、通常はかなり厚く（20 μ m以上）、或いは、一般的に、導電性研磨ストップ材料（たとえば、タングステン）により構成されるので、バイパスコンデンサは、本発明の製造方法の一例で使用され、以下に説明される研磨プロセスによって破壊されない。Peters他に発行され、本願の譲受人によって譲受された米国特許第5,872,696号明細書は、使用される基板コンデンサ構造体の一例を開示する。

【0029】本例でも使用されるように、電氣的接続領域14又は24は、一方の電氣的トレース若しくはパッドから、公知のコネクタ（コネクタの組み合わせ、或いは、コネクタの混在した部分）を通して、対向した基板

上のもう一方の電氣的トレース若しくはパッドへの電氣的接続が行われる場所若しくは位置である。コネクタの例は、はんだバンプ、(米国特許第5,334,804号明細書に記載された)WIT、(米国特許第5,104,111号明細書に記載された)BIP(ボンデッド相互連結プロセス)、(米国特許第4,705,205号明細書に記載された)UNIA Xなどである。

【0030】本実施例で使用される層30のようなフレキシブル回路層は、半径5mm未満の折り曲げ半径で、より好ましくは、破壊することなく折り曲げ半径1mmで180°折り曲げることができる。上述の通り、フレキシブル回路層は、1層以上の金属層と、1層以上の誘電体層とを含む。多種多様な金属(たとえば、銅、アルミニウム、金、銀)は可鍛性があり、これらの材料からなる層は、破断することなく、少なくとも1回は折り曲げることができる。多数の誘電体層、特に、ポリマー材料及びポリイミドの層は弾性があり、これらの材料の層は、その厚さが(数ミリ未満の)妥当な薄さであるならば、破断することなく折り曲げられる。フレキシブル層に折り曲げを生じさせるためには一定の力を層に加える必要がある。本例の場合では、同じ量の折り曲げを行うために要する力が他の層よりも小さい層は、フレキシブルであると称される。本発明において、フレキシブル回路層30は、好ましくは、基板12と基板20の何れよりもフレキシブルである。

【0031】上述の通り、基板12と基板20の熱膨張係数の値は異なる。基板12と基板20は、どちらも、異なる熱膨張係数値を有する別々の材料の2層以上の積層(或いは、基板)から形成された複合基板により構成されるので、これらの基板の熱膨張係数は、基板の第1の面で測定された熱膨張係数によって定義される。この測定を行うため、好ましくは、基板面の中心領域を通る長さ l のラインセグメントが基板の第1の面上で区別され、熱膨張係数の値がラインセグメントの正規化された温度上昇1℃当たりの膨張($\Delta l/l$)が測定される。正確な測定を行うため、温度上昇 ΔT ℃(たとえば、 $\Delta T=50$ ℃)当たりの正規化された膨張率が測定され、次に、測定結果を ΔT で除算する。複合基板の表面方向の熱膨張係数を決定するため使用可能な数式及びシミュレーションプログラムが存在する。(ヤング率の小さい)弾性材料の薄層が(ヤング率の大きい)厚みのある剛性基板の上に積層される場合、剛性基板は、基板の両面に熱膨張係数の値を設定し、これらの値は、剛性基板の表面熱膨張係数の値に実質的に一致する。電気部品1及び5は、熱膨張係数の値が異なる種々の材料の多数の層を含む。

【0032】本発明の目的のため、これらの部品の熱膨張係数の値が、基板12及び20に接続された面における同じ測定方法で測定される。電気部品がICチップにより構成される場合、幾つかの非常に薄い層が半導体材

料のアクティブ面に形成される。層の全体的な厚さは、典型的に、半導体材料の厚さよりも薄く、半導体材料は(ヤング率が大きく)非常に剛性があるので、チップの表面熱膨張係数は、半導体材料だけの表面熱膨張係数によって近似される場合が多い。

【0033】典型的なアプリケーションでは、電気部品1又は5の一方は、動作中に他の部品よりも多量の熱を発生する。説明のため、かつ、一般性を失わないために、部品1は部品5よりも多量の熱を発生する場合を考える。本例の場合、基板12の熱膨張係数の値が、部品1の熱膨張係数の値に近い点が重要である。基板12と部品1の間の熱膨張係数の値の差は、基板20と部品1の間の熱膨張係数の値の差よりも小さく、及び/又は、部品1と部品5の間の熱膨張係数の値の差よりも小さくすべきである。部品1がICチップにより構成される場合、基板12と部品1の熱膨張係数の値は、好ましくは、互いに6ppm/℃、より好ましくは、互いに3ppm/℃若しくは4ppm/℃の範囲内に収まる。これらの熱膨張係数の値は、勿論、基板12を部品1と同じ材料で形成することによって、同一若しくは実質的に同一(0.5ppm/℃の範囲内)としてもよい。

【0034】部品1へのコネクタ3が設けられた基板12の第1の面と、部品5へのコネクタ7が設けられた基板20の第1の面の間には実質的な温度差がある。温度差は、典型的に、基板12及び基板20と粘着ボディ18の熱伝導率の値がコネクタ3及び7と部品1及び5の熱伝導率の値よりも小さいことによって生ずる。このため、コネクタ7は、屢々、僅かな温度変化しか生じない。この結果として、基板20の熱膨張係数の値と、部品5の熱膨張係数の値の差は、基板12と部品1の熱膨張係数の値の差よりも大きくなる。ある種の実施例の場合、部品20と部品5の熱膨張係数の差は、基板12と部品5の熱膨張係数の値の差よりも小さく、及び/又は、部品1と部品5の間の熱膨張係数の値の差よりも小さい。インターポーザがシリコンICチップと、(熱膨張係数が約17ppm/℃である)典型的な印刷回路基板の間に設けられた場合、基板12と基板12の熱膨張係数の値の差は少なくとも5ppm/℃であり、より好ましくは、少なくとも10ppm/℃である。たとえば、基板20は、熱膨張係数が16.6ppm/℃である銅により構成される。

【0035】他の実施例の場合に、基板20は、基板12よりも弾性的にすることができる材料(すなわち、基板12よりも小さいヤング率又は小さい体積弾性率を有する材料)を含む。弾性を高めると、基板12と部品5の熱膨張係数の合致度を緩和することができる。たとえば、基板12は、シリコンICチップと一致させるためシリコンを含み、基板20は、18ppm/℃の熱膨張係数を有する回路基板と一致させるため熱膨張係数が40ppm/℃であるコモンポリイミドを含む。しかし、

ポリイミド材料は、ヤング率が 113×10^9 パスカル (113 GPa) であるシリコンよりも約 40 倍弾性があり、ポリイミド材料のヤング率は 3×10^9 パスカル (3 GPa) である。したがって、加熱時に、基板 20 は、部品 5 との関係において、部品 5 に直接取り付けられたシリコンチップよりも実質的に小さい応力を有する。

【0036】図 4 は、本発明による第 2 実施例のインターポーザ 10' の側面図である。本実施例において、米国特許第 5,334,804 号により教示される WIT ポスト 3' が IC チップ 1 を基板 12 のパッド 14 へ接続するためはんだバンプ 3 の代わりに使用される。全ての図面を通じて、コネクタ 3' の寸法は、コネクタをよりわかりやすく示すため他の部品の寸法よりも拡大されている。粘着ボディ 18 を除いて、インターポーザ 10' は、図 1 のインターポーザ 10 と同じ部品により構成され、図 4 と図 1 において同じ部品には同じ参照番号が付されている。粘着ボディ 18 の代わりに、固定はんだバンプコネクション 18' が基板 12 と基板 20 を機械的に一つに結合するため使用される。この目的のため、接続パッドは、基板 12 及び 20 の裏側に形成される。一般的にコネクション 18' は、基板 12 と基板 20 の中心に設けられるが、これは必要条件ではない。他の選択肢として、基板 12 及び基板 20 のエッジに加えられるトルク力に対する安定性を得るため、スタンドオフはんだバンプ 19 をコネクション 18' の一つ以上の側面に付加してもよい。スタンドオフバンプ 19 は、基板 12 と基板 20 の中の一方向だけに取り付けられ（図 4 では、例示的に基板 20 に取り付けられている）、これにより、基板 12 と基板 20 は、加熱と冷却の下で、相対的に横方向に移動し得るようになる。

【0037】図 5 は、本発明による第 3 実施例のインターポーザ 10'' の側面図である。インターポーザ 10'' は、図 4 のインターポーザ 10' と類似しており、共通の参照番号で示されるように共通の部品を使用する。インターポーザ 10'' は、基板 20 が（實際上、二つの別個の基板である）二つの区画 20A 及び 20B に分割されている点でインターポーザ 10' とは異なる。二つの別個の基板区画 20A 及び 20B の使用は、最長電氣的トレース 35 の距離を短縮する点で有利である。電氣的トレースは、図 6 におけるインターポーザ 10'' の平面図により明瞭に示され、短縮された距離は、図 6 と図 2 のトレースを比較することによりわかる。

【0038】インターポーザ 10'' は、基板 20A 及び基板 20B が、図 5 に示されるような形態でインターポーザの中心（たとえば、基板 12 の中心）に配置された基板 19'' の小部分によって基板 12 に取り付けられている点で、インターポーザ 10' とは異なる。基板 19'' の表面積は、典型的に、基板 12 の表面積の 4 分の 1 以下であり、基板 20A 及び基板 20B の表面積の 2

分の 1 以下である。基板 19'' は、基板 12 の全幅若しくは全長に亘って広がらないので、基盤 12 の温度に起因した寸法変化の全ての量を基板 20 へ伝達するわけではない。基板 19'' は、好ましくは、コネクタ 3 及び 7 を形成するため必要とされるはんだリフロー条件で融解若しくは分解しない材料を含む。基板 19'' は、安価で扱い易いエポキシボンディングシートにより構成してもよい。

【0039】分離された基板 20A 及び 20B は、別のコネクタ 3 が使用され、基板 12 及び 20 を取り付けするため別の手段が使用されている図 1 乃至 4 に示された実施例でも使用できることが認められる。

【0040】上述の第 1 実施例に関する基板 12 及び基板 20 の熱膨張係数の値の選定は、第 2 実施例及び第 3 実施例に適用される。

【0041】【インターポーザの製造方法】以下、図 7 乃至 19 及び図 20 を参照して、本発明によるインターポーザ 10、10' 及び 10'' の製造方法の実施例を説明する。図 7 乃至 19 は、製造工程中の多数の部品の側面図であり、図 20 は、主要な工程のフローチャートである。

【0042】図 7 を参照するに、第 1 の基板 12 及び電気防食用基板 40 は、金型 42 に、好ましくは、金型の一边側に置かれ、図 8 に示されるように、金型 42 に液化された封止材料 44 が注がれ、基板の周りで成形される。チップは、真空ポートによって、又は、少量の液化した封止材料若しくは互換性のある接着剤を基板面、或いは、基板が金型に設置される前にその基板が設置される場所へ塗布することにより、金型の底に保持される。一実施例において、基板 20 は、封止材料 44 から形成され、他の実施例において、銅のような固体材料の基板 20' は、（図 7 の点線で示されるように）基板 20 のための電気防食用基板 40 の隣に配置される。封止材料 44 が注入された後（図 4）、封止材料は、その組成に適した手段（たとえば、熱、時間、紫外線照射、その他の放射線、或いは、これらの工程の組み合わせ）によって凝固若しくは硬化させられる。以下、例示的な材料及び硬化方法について説明する。硬化工程により、硬化した材料 44 によって封止された基板 12 及び基板 40（及び、若し使用されるならば、基板 20'）複合基板 50（図 9 を参照せよ）が形成される。

【0043】好ましいインターポーザの実施例は、高温のはんだ付けに耐えるように設計される。高温のため、熱可塑性材料（すなわち、加熱時に液化化し、冷却時に凝固し、液体と固体で同じ化学的構造を有する材料）は、一般的に、好ましいインターポーザの実施例では使用されない。その代わりに、硬化時に固体状態に達するように化学的変化を生じる材料、たとえば、エポキシ及びポリイミドを使用する方が好ましい。その場合、上記の液化化封止材料は、封止材原料若しくは原料のように

呼ばれる。

【0044】基板12と基板20の間で折り曲げられるフレキシブル回路層30の部分は、電気防食用基板40の上に後の工程で形成される。電気防食用基板40は、処理の終了が近づくと除去されるが、この電気防食用基板は、除去される前に、フレキシブル回路層30の上にある硬化若しくは凝固した封止材料44を取り除く処理工程からフレキシブル回路層30を保護する。たとえば、電気防食用基板は、銅又はアルミニウムを含む。

【0045】金型42は、典型的に1回しか使用されない。金型42はガラスによって構成され、その場合、金型は、成形された複合基板50を外すため、硬化工程後に破壊される。金型42は金属により構成してもよく、その場合、金型は、基板50を外すために（一般的に、酸を使用して）エッチングされる。金型42は、好ましくは、浅型の矩形状金型であり、約4mm乃至6mmの深さを有する。

【0046】現在、ポリイミド原料は、液状化封止材料44のための好ましい原料である。硬化時に、これらの原料はポリイミドになる。ポリマー材料は、融解若しくは分解することなく、（典型的に、500℃までの）高い処理温度に耐えることができ、多数の処理溶媒及び腐食液に対する耐性があり、安定性のある材料である。

【0047】本発明の製造方法の実施例において、数種類のポリアミック酸が液状化形式の封止材料のため使用された。これらの酸は、ポリイミド原料であり、加熱時、及び／又は、ある種の放射線の照射時に、その化学構造が従来技術においてポリイミドに変化する。この工程は、イミダイゼーション工程又は硬化工程と呼ばれる。使用されたポリアミック酸は、Du Pont製のPI-2555、PI-2525、PI-2560及びPI-2611である。これらのポリアミック酸は、高分子量ポリマー連鎖を含み、硬化時に（特に、縮合型のポリアミック酸である場合に）約30%収縮する。硬化したポリイミド形態において、ポリアミック酸は、不安定ではなく、材料の破壊点で17%を超える膨張率を有する。日立のPIQ及びPIXポリマー生成物を使用してよい。

【0048】硬化したポリイミドへの接着を促進するため、クロム金属（又は、その他の接着材料）の薄い層（たとえば、200オングストローム）が基板12、20'及び40の上に形成される。

【0049】一般的に、多数の商業的に入手可能なポリアミック酸は、Nメチルピロリドン（NMP）のような有機溶媒によって液状化される。この溶媒は、典型的に、液状化ポリアミック酸の85重量%まで達する。高い溶媒含有量をもつ液状化状態のポリイミック酸を用いて厚い封止層を実現するため、2段階以上の充填（注入）工程が、充填工程の間の溶媒蒸発工程と共に使用される。溶媒蒸発工程は、典型的に低温（110℃以下）で行われる。ポリアミック酸は、金型に所望のレベルま

で補給され、残りの有機溶媒は、ポリイミック酸が硬化する前に、より厳しい蒸発工程によって除去される。好ましい製造方法の実施例において、この蒸発工程は真空下で行われ、ポリアミック酸と金型内の残りの溶媒は、数段階の温度工程（たとえば、60℃、90℃、120℃、150℃、180℃）で加熱され、大量の残留溶媒を追いつくため、各温度工程で数分から30分に亘って保持される。真空オープンがこの工程で使用される。ポリアミック酸は、次に少なくとも300℃の温度、より好ましくは、少なくとも350℃の温度で、1乃至2時間に亘って硬化される。

【0050】ポリイミック酸は、蒸発工程及び硬化工程で収縮する。過剰量の液状ポリアミック酸は、収縮を抑えるため金型に注入される。さらに、粉末状のシリコン若しくはガラスのような粉末状の不活性材料が収縮量を減少させるため液状ポリアミック酸に添加される。好ましい実施例において、第2の基板20が形成される領域における封止材の最終的な硬化厚は、2mm乃至3mmである。溶媒蒸発及び硬化による30%乃至60%の収縮を考慮にいと、液状化状態の封止材は、典型的に、3mm乃至6mmの厚さまで注入される。基板12及び基板40は、蒸発及び硬化工程中に収縮しないので、成形複合基板の厚さは、基板20が形成された領域の上よりも、基板12及び基板40の上の方で大きくなる。この差は、典型的に、基板12及び40の厚さの40%乃至60%に一致し、通常は、約1.0mm程度の厚さである。かくして、典型的な場合に、硬化した複合基板の厚さの変化は0.6mm未満であり、注入された厚さが6mmの場合には、厚さの変化は30%未満であり、注入された厚さが3mmの場合には、厚さの変化は20%未満である。以下に説明するように、厚さの変化は、複合基板50の片面又は両面を研磨若しくはラップ仕上げすることにより、低減され、実質的に除去される。厚さの変化の程度は、基板20'を用いることによって低減される。それにもかかわらず、基板12と基板40と基板20'の間のギャップの厚さはより薄くなる。

【0051】殆どのポリイミドの熱膨張係数の値は、30ppm/℃乃至50ppm/℃の範囲に収まり、典型的なエポキシFR-4印刷回路基板の熱膨張係数（たとえば、17ppm/℃）よりも大きい。基板20が封止材料44から製作され、封止材料44の熱膨張係数値が非常に高い場合、低い熱膨張係数値を有する粉末状充填剤材料（たとえば、粉末状ガラス若しくはシリコン）は、注入される前に、液状封止材と混合される。一部のポリイミド材料、特に、フッ素化ポリイミドは、3ppm/℃乃至6ppm/℃の範囲内に含まれる熱膨張係数の値を有する。これらのポリイミドを封止材として使用し、硬化した封止材の熱膨張係数の値を上昇させることが望ましい場合、高い熱膨張係数の値を有する粉末状フ

イラー材料（たとえば、 $29 \text{ ppm}/^{\circ}\text{C}$ の熱膨張係数をもつ粉末状アルミニウム）が封止材を注入する前に封止材と混合される。複合材料の熱膨張係数は、二つの熱膨張係数値の加重平均を、複合材料に存在する粉末と封止材の体積パーセントに基づいて計算することによって推定される。

【0052】図9は、金型から取り外された成形複合基板50の側面図である。これは、金型が（ガラス金型の場合のように）破壊されるか、（金属金型の場合のように）エッチングによって分解された後に得られる。図9には、基板20'が使用される、基板20が封止材44によって形成された実施例が示されている。複合基板50の上面及び底面は、次に、好ましくは、面をプレーナー化し、基板12の面を露出させるため、研磨若しくはラップ仕上げされる。（シリカ若しくはアルミナのような）研磨粒子を用いる化学機械研磨工程は、表面を研磨するため使用される。最も一様でない面が好ましくは最初に研磨される。研磨工程の結果は、図10の複合基板50の側面図及び図11の平面図に示されている。図10及び11では、基板20'が使用されるケースを点線で示す。SEMサンプル・プレパレーションで使用されるような研磨用治具は、研磨工程中に複合基板50を保持するため使用される。基板20'が使用され、基板12、40及び20'が実質的に同じ厚さを有する場合、プレーナー化は不要であり、研磨工程は省略される。

【0053】次に、図12に示されるように、二つ以上の複合基板50がフレキシブル回路層30を形成するための準備として処理ホルダー60に載置される。同図において、左側の複合基板50には基板20'が無く、右側の複合基板50は基板20'を含む。ホルダー60は、平坦面と、対応した複合基板50を受容するための複数の窪み部62と、以下に説明する目的のための複数の圧力等化ポート64とを含む。各窪み部62の深さは、好ましくは、複合基板50の厚さに略一致し、好ましくは、0.5mm以内で一致する。

【0054】次に、図13に示されるように、ポリイミド膜32が複合基板50の上面と、処理ホルダー60の上面とに積層される。このポリイミド膜は、図1及び3に示されたフレキシブル回路層30の層32に対応する。Du Pont社製のKAPTONがこの膜のために使用される。この積層された膜は、処理ホルダー60に対し正しい位置で複合基板50を保持し、そのため、他の誘電体層34、36及び38よりも厚くなる。

【0055】次に、図14を参照するに、銅シート33がポリイミド膜32の上に積層される。別のアプローチとして、銅層33が、スパッタリング、無電解めっき、電気めっき、或いは、これらの工程の組み合わせによって形成される。この場合、銅がスパッタリングされる前に、クロムの薄い（たとえば、200オングストロー

ム）粘着層をスパッタリングするのが最良である。銅層33が形成される前に、1層以上の補助層を誘電体膜32上に形成してもよい。このような補助的な誘電体層は、ラミネーション、スピンコーティング、スプレーコーティング、スクリーニング、及び、ドクターブレードイングによって形成される。また、誘電体膜32を積層する前に、金属膜を複合基板50及び処理ホルダー60の表面に積層してもよいことが認められる。

【0056】次に、ポリイミド層（34、36及び38）と、銅（35及び37）の交互の層が、フレキシブル回路層30の残りの層を完成させるため、公知の通例的な積層若しくはビルドアップ法を用いて形成される。積層法を用いる場合、ポリイミド層34、36及び38がシート形式（すなわち、膜形式）で処理ホルダー60及び複合基板50へ積層される。各ポリイミド層は、層33、35及び37への導電バリア用のアパーチャを形成するためパターニングされる。このパターニングは、膜が積層される前にポリイミド膜にバリアアパーチャを穿孔することによって、或いは、ポリイミド膜を積層する前若しくは後でバリアアパーチャをレーザードリル加工することによって、容易に実現される。

【0057】誘電体層34、36及び38を形成するためビルドアップ法が使用される場合、液状ポリアミク酸が、スピンコーティング、ドクターブレードイング（たとえば、スキージ）、スクリーニング、或いは、スプレーコーティングを用いて、複合基板50及び処理ホルダー60の表面に被覆される。被覆動作後、ポリアミク酸を液状化するため使用された溶媒は、従来のソフトベークによって層から蒸発する。乾燥した層は、次に、バリアアパーチャを形成するためパターニングされる。一つのアプローチとして、写真現像可能なポリアミク酸が使用され、マスクパターンを用いる通常の紫外線露光によってパターニングされ、次に、現像される。別の一つのアプローチとして、フォトレジスト層が（ソフトベーク後の）ポリアミク酸に形成され、エッチマスクを作成するためパターニングされる。この場合、塩基溶液中のウェットエッチング、又は、ドライエッチング（プラズマエッチング）が使用される。このアプローチは、現像できないポリアミク酸が使用された場合に適している。パターニング後、ポリアミク酸はポリイミド層を形成するため硬化させられる。更に別のパターニングアプローチとして、ポリアミク酸は、パターニングされる前に硬化させられ、アパーチャがパターニングされたフォトレジスト層を通るレーザードリル加工若しくはプラズマエッチングによってポリイミド層に形成される。

【0058】パターニングされたポリイミド層が形成又は積層された後、ポリイミド層のバリアアパーチャは、導電材料（たとえば、銅）をスパッタリングすることにより、或いは、導電材料をめっきすることにより埋めら

れる。めっきの場合、無電解めっきを使用してもよく、また、めっき電流用の導電バスを確保するため導電シード層が最初にポリイミド層へスパッタリングされた場合には、電気めっきが使用される。シード層は、通常、薄いクロム粘着層（たとえば、200オングストローム）と、それよりも厚い銅層（たとえば、2 μ m）とを含む。銅層がシード層と共にスパッタリング若しくは電気めっきによって形成された場合、銅はポリイミド膜の全域に堆積し、バイアを埋める。望ましくない銅は、新たに充填されたバイアをマスク用キャップで塞いだ後に通常の化学エッチングによって除去される。マスク用キャップは、新たに堆積した銅層の上にフォトレジスト層を積層（たとえば、RISTON）又はスピンコーティングし、続いて、フォトレジスト層をパターン露光し、現像することによって容易に形成される。或いは、比較的大きいバイアに対して、マスク用キャップは、感光性の無いマスク用材料を使用するスクリーン印刷によって形成される。余分な銅（及び、シード層）がエッチングで除去された後、マスク用キャップは適当なストリッパーを用いて取り除かれる。このバイアは、次に、バイアの高さをポリイミド層の高さと同じ高さにするため、軟らかいパッドを用いた短い化学機械研磨工程をうける。

【0059】後続の銅層35及び37は、最初に薄いクロムの粘着層（たとえば、厚さ200オングストローム）をスパッタリングし、次に、かなり厚い銅の層（たとえば、厚さ2 μ m乃至20 μ m）をスパッタリングすることにより、ポリイミド層の上に形成される。厚い銅の層が望ましい場合には、最初に2 μ mの銅の層をスパッタリングし、残りの層を電気めっきにより完成させる方が費用効果に優れている。銅層が形成された後、別の薄いクロムの粘着層が後続のポリイミド層への良好な粘着力を与えるために堆積される。金属層37は、下にある層35及び33に形成されるべきバイアの周りのアパーチャ若しくは環を生成するため通常的手段でパターンエッチングされる。金属層35は、電気的トレースを画成するためパターンエッチングされる。パターンエッチングは、一般的に、パターニングされたフォトレジスト層又はマスク層が維持されるべき金属層の領域の上に形成される減法的エッチング処理である。第1の腐食液は、上部粘着層の不要部分を除去するため使用され、

（通常、第1の腐食液とは異なる）第2の腐食液は、銅材料の不要部分を除去するため使用され、次に、第1の腐食液が（トレースとバイアの電気的ショートを防止すべく）下部粘着層の不要部分を除去するため再度使用される。

【0060】薄い銅層がスパッタリングされた後に電気めっきが使用される場合、めっき動作の前に、スパッタリングされた銅の上にマスクが形成され、これにより、望ましい場所だけに銅がめっきされる。めっき後、通常の厚さ（たとえば、600オングストローム）よりも厚

い銅の粘着層は、めっきされた銅の上にスパッタリングされるべきである。めっき用マスクは、次に、取り除かれ、先にマスクの下側にあった薄いスパッタリングされた銅層は、短時間の被覆銅エッチングを実行することにより除去される。さらに、マスクの下側にある薄い粘着層（たとえば、厚さ200オングストローム）は、電気的ショートを防止するため対応した簡単な被覆エッチングによって除去される。このエッチングは、新たにパターニングされた銅層の上にある粘着層を食刻するが、エッチングの時間は、上部粘着層を完全には除去することなく、下部粘着層を除去するように選択される。

【0061】従来技術からわかるように、スパッタリングは、真空室に設置された基板を用いて実行される。処理ホルダー60のポート64は、スパッタリング動作中に、フレキシブル回路層30の両面で圧力を均等にさせる。めっき工程が使用される場合、ポート64は、ホルダー60をめっき槽へ設置する前に粘着テープで覆われる。

【0062】図15は、複合基板50上でのフレキシブル回路層30の完全な形成を示す処理ホルダー60の側面図であり、図16はこの処理ホルダー60の平面図である。一部のアプリケーションにおいて、フレキシブル回路層30は、電気的トレースの1層の金属層と、1層又は2層の誘電体層とを含む。図16を参照するに、複合基板を保持する窪み部62の端で各複合基板50と処理ホルダー60の間のギャップに切断装置66を用いてフレキシブル回路基板層30を切り離すことにより、複合基板50は処理ホルダーから取り外される。このことからわかるように、処理ホルダー60は、対応したフレキシブル回路層30を形成するため、幾つかの複合基板50が同時に処理できるようになっている。複合基板50が取り外された後、処理ホルダーは、処理ホルダーの上面と、窪み部62の端に沿って残された残りの層32を除去するため機械加工される（たとえば、プラズマエッチング処理される）。

【0063】単純なアプリケーションの場合、フレキシブル回路層30は、電気的トレースの1層又は2層の金属層と、1層又は2層の誘電体層とを含み、これらの層は、層の集まりが複合基板50へ積層される前に、予め一つに積層される。

【0064】図17を参照するに、電気防食用基板40の下側にある封止材料44の一部は除去される。この除去は、複合基板の裏側から（基板12及び20を保護するためマスク用プレートを使用して）サンドブラスタリングすることにより、或いは、機械加工によって行われる。サンドブラスタリング又は機械加工の動作は、電気防食用基板40の薄い層が除去されるように行われる。この動作は、除去動作が電気防食用基板40へ到達する直前に停止するように実行され、残りの封止材料は酸素プラズマエッチング動作によって除かれる。何れのアプ

ローチでも、電気防食用基板 40 は、封止材料 44 のこの部分を除去する処理による損傷を受けないようにフレキシブル回路層 30 を保護する。

【0065】電気防食用基板 40 は、露出された後、エッチング（すなわち、化学腐食液中での分解）によって除去される。図 18 は、電気防食用基板 40 の除去後の複合基板 50 の側面図である。上述の通り、電気防食用基板 40 の材料の例には、シリコン、アルミニウム、及び、銅が含まれる。これらの材料のための数種類の腐食液は公知である。たとえば、高温の水酸化カリウム（KOH）溶液、或いは、フッ化水素酸と硝酸の混合物がシリコン基板 40 を溶解するため使用される。これらの腐食液の組成は、半導体処理技術の分野において周知である。塩酸（HCL）は、アルミニウム基板 40 を溶解するため使用され、硝酸アンモニウム（ $(\text{NH}_4)_2\text{SO}_4$ ）は銅基板 40 を溶解するため使用される。殆どのポリマー材料、特に、ポリイミド材料は、弱い酸及び塩基、並びに、適度な強さの酸及び塩基に対する耐性がある。したがって、上記の腐食液は、測定可能な程度で複合基板 50 の成形部 44 を破壊しない。しかし、フレキシブル回路層 30 上の金属パッド又はトレース端部は、腐食液から保護されるべきである。この保護は、エッチング工程の前に、層 30 の上面をブラックワックス又はレジストで被覆することによって容易に行える。このような保護処置はエッチング技術において周知であり、当業者が容易になし得る処置である。エッチング工程後、ブラックワックス又はレジストは、硬化したポリイミド層又は金属を破壊しない通常の有機溶媒によって除去される。たとえば、多数のフォトレジストのような他の保護材料の層を使用しても構わない。

【0066】電気防食用基板 40 の除去は、基板 20 が封止材料 44 から形成される場合、基板 20 をより明確に画成する。電気防食用基板 40 が除去された後、基板 12 及び 20 は、上述のいずれかのアプローチを用いて裏側面同士が固定される。

【0067】エッチングの際に電気防食用基板 40 を溶解することは、かなりの量の化学試薬を使用すること、すなわち、かなり高価になることを意味する。この費用を削減する一つのアプローチは、図 19 の斜視図に示されるように、電気防食用基板 40 が材料 44 によって封止される前に、1 枚以上の薄い金属箔 47 及び 48 で電気防食用基板 40 の周りを包むことである。箔 47 及び 48 は基板 40 に接着しない。2 重に包むことによって、液状化した封止材料 44 が包みの中に漏れ出して基板 40 と箔 47 の間に堆積することを確実に回避し、これにより、液状化した封止材料 44 が後で硬化若しくは凝固するとき、箔 47 が基板 40 に接着している可能性を生じさせない。電気防食用基板 40 を露出させるため成形された複合基板 50 を機械加工するとき（図 17）、薄い金属層が基板 40 の裏側に露出し、機械加

工、サンドブラस्टینگ、或いは、簡単な切断によって除去され得る。層 47 及び 48 が裏側で除去された場合、電気防食用基板 40 は、層 47 へ接着しないので、簡単に持ち上げられ、取り除かれる。層 47 及び 48 の残りの部分は食刻され、或いは、場合によっては、残りの部分は、（好ましくは、残りの粗いエッジが削り取られて）元の位置に残される。

【0068】上述の通り、本発明は、例示された実施例に関して具体的に説明されている。しかし、この開示内容に基づいて、本発明の範囲内に含まれる多様な代替、置換及び適応をなし得ることが認められる。本発明は、現在最も实际的であり、かつ、好適であると考えられる実施例と共に説明されているが、本発明は、これらの実施例に関して記載された事項に限定されるものではなく、特許請求の範囲に記載された事項の範囲内に含まれる多様な置換物及び均等物を包摂することが意図されていることに注意する必要がある。

【0069】以上の説明に関して更に以下のような態様が考えられる。

【0070】（付記 1） 第 1 の面及び第 2 の面を有し、該第 1 の面で測定されるような第 1 の熱膨張係数と関連付けられている第 1 の基板と、第 1 の面及び第 2 の面を有し、該第 1 の面で測定されるような第 2 の熱膨張係数と関連付けられ、上記第 2 の熱膨張係数が上記第 1 の熱膨張係数とは異なる第 2 の基板と、上記第 1 の基板の上記第 1 の面に設けられた複数の電氣的接続領域と、上記第 2 の基板の上記第 1 の面に設けられた複数の電氣的接続領域と、上記第 1 の基板と上記第 2 の基板の間に設けられ、上記第 1 の基板の上記第 1 の面に取り付けられた第 1 の部分及び上記第 2 の基板の上記第 1 の面に取り付けられた第 2 の部分を有するフレキシブル回路層と、上記第 1 の基板側の電氣的接続領域にある第 1 の端部及び上記第 2 の基板側の電氣的接続領域にある第 2 の端部が個々の電氣的トレースに設けられている複数の電氣的トレースとを含み、第 1 の電気部品を第 2 の電気部品へ電気接続するインターポーザ。（1）

（付記 2） 上記第 1 の熱膨張係数と上記第 2 の熱膨張係数の差は少なくとも $5 \text{ ppm}/^\circ\text{C}$ である付記 1 記載のインターポーザ。

【0071】（付記 3） 上記第 1 の熱膨張係数と上記第 2 の熱膨張係数の差は少なくとも $10 \text{ ppm}/^\circ\text{C}$ である付記 1 記載のインターポーザ。

【0072】（付記 4） 第 1 の電気部品は上記第 1 の基板の上記第 1 の面で上記第 1 の基板に電気接続され、上記第 1 の電気部品は上記第 1 の電気部品が電気接続された上記第 1 の基板の上記第 1 の面で測定されるような熱膨張係数を有し、上記第 1 の熱膨張係数と上記第 1 の電気部品の熱膨張係数は、互いに $0.5 \text{ ppm}/^\circ\text{C}$ の範囲に収まる、付記 1 記載のインターポーザ。

【0073】（付記 5） 第 1 の電気部品は上記第 1 の

基板の上記第1の面で上記第1の基板に電気接続され、上記第1の電気部品は上記第1の電気部品が電気接続された上記第1の基板の上記第1の面で測定されるような熱膨張係数を有し、上記第1の熱膨張係数と上記第1の電気部品の熱膨張係数は、互いに4ppm/℃の範囲に収まる、付記1記載のインターポーザ。

【0074】(付記6) 第1の電気部品は上記第1の基板の上記第1の面で上記第1の基板に電気接続され、上記第1の電気部品は上記第1の電気部品が電気接続された上記第1の基板の上記第1の面で測定されるような熱膨張係数を有し、上記第1の熱膨張係数と上記第1の電気部品の熱膨張係数は、互いに6ppm/℃の範囲に収まる、付記1記載のインターポーザ。

【0075】(付記7) 第2の電気部品は上記第2の基板の上記第1の面で上記第2の基板に電気接続され、上記第2の電気部品は上記第2の電気部品が電気接続された上記第2の基板の上記第1の面で測定されるような熱膨張係数を有し、上記第2の熱膨張係数と上記第2の電気部品の熱膨張係数は、互いに6ppm/℃の範囲に収まる、付記1記載のインターポーザ。

【0076】(付記8) 上記第1の熱膨張係数と上記第2の熱膨張係数の差は少なくとも5ppm/℃である付記7記載のインターポーザ。

【0077】(付記9) 第1の電気部品は上記第1の基板の上記第1の面で上記第1の基板に電気接続され、上記第1の電気部品は上記第1の電気部品が電気接続された上記第1の基板の上記第1の面で測定されるような熱膨張係数を有し、上記第1の熱膨張係数と上記第1の電気部品の熱膨張係数の差は、上記第2の熱膨張係数と上記第1の電気部品の熱膨張係数の差よりも小さい、付記1記載のインターポーザ。(2)

(付記10) 第2の電気部品は上記第2の基板の上記第1の面で上記第2の基板に電気接続され、上記第2の電気部品は上記第2の電気部品が電気接続された上記第2の基板の上記第1の面で測定されるような熱膨張係数を有し、上記第2の熱膨張係数と上記第2の電気部品の熱膨張係数の差は、上記第1の熱膨張係数と上記第2の電気部品の熱膨張係数の差よりも小さい、付記9記載のインターポーザ。(3)

(付記11) 上記第1の熱膨張係数と上記第2の熱膨張係数の差は少なくとも5ppm/℃である付記9記載のインターポーザ。

【0078】(付記12) 第1の電気部品は上記第1の基板の上記第1の面で上記第1の基板に電気接続され、上記第1の電気部品は上記第1の電気部品が電気接続された上記第1の基板の上記第1の面で測定されるような熱膨張係数を有し、第2の電気部品は上記第2の基板の上記第1の面で上記第2の基板に電気接続され、上記第2の電気部品は上記第2の電気部品が電気接続された上記第2の基板の上記第1の面で測定されるような熱

膨張係数を有し、上記第1の熱膨張係数と上記第1の電気部品の熱膨張係数の差は、上記第1の熱膨張係数と上記第2の電気部品の熱膨張係数の差よりも小さい、付記1記載のインターポーザ。

【0079】(付記13) 上記第1の基板の上記第2の面と上記第2の基板の上記第2の面は互に対向するように配置され、上記第1の基板の上記第2の面と上記第2の基板の上記第2の面の間に設けられた接着剤を更に含む、付記1記載のインターポーザ。

10 【0080】(付記14) 上記第1の基板の上記第2の面と上記第2の基板の上記第2の面は互に対向するように配置され、上記第1の基板の上記第2の面と上記第2の基板の上記第2の面の間に設けられ、両方の第2の面に接着する第1のはんだバンプを更に含む、付記1記載のインターポーザ。

【0081】(付記15) 上記第1の基板の上記第2の面と上記第2の基板の上記第2の面の間に設けられ、一方の第2の面だけに接着する第2のはんだバンプを更に含む、付記14記載のインターポーザ。

20 【0082】(付記16) 上記第1の基板の上記第2の面と上記第2の基板の上記第2の面は互に対向するように配置され、上記第1の基板の上記第2の面と上記第2の基板の上記第2の面の間で両方の第2の面に接着して設けられ、上記第1の基板と上記第2の基板の少なくとも一方の面積よりも小さい面積を有する第3の基板を更に含む、付記1記載のインターポーザ。

【0083】(付記17) 上記第1の基板はシリコンを含み、上記第2の基板は銅を含む、付記1記載のインターポーザ。

30 【0084】(付記18) 上記第1の基板と上記第2の基板の少なくとも一方は粉末状に充填された封止材料を含む、付記1記載のインターポーザ。

【0085】(付記19) 上記第1の基板は第1のヤング率を有し、上記第2の基板は硬化した封止材料を含み、上記第2の基板は上記第1の基板のヤング率よりも小さいヤング率を有する、付記1記載のインターポーザ。

【0086】(付記20) 上記電氣的トレースは上記第1の基板と上記第2の基板の少なくとも一方から絶縁されている、付記1記載のインターポーザ。

【0087】(付記21) 上記電氣的トレースは上記第1の基板と上記第2の基板の少なくとも一方の上記第2の面から絶縁されている、付記1記載のインターポーザ。

【0088】(付記22) 集積回路チップは、上記第1の複数の接続領域で上記電氣的トレースの端部に電氣的、機械的に接続されている、付記1記載のインターポーザ。

50 【0089】(付記23) 上記フレキシブル回路層は、破断することなく、5ミリメートル以下の折り曲げ

半径をもつ 180° の折り曲げ角度で折り曲げられ得る、付記 1 記載のインターポーザ。

【0090】(付記 24) 上記フレキシブル回路層は、上記第 1 の基板と上記第 2 の基板の一方よりも柔軟性がある、付記 1 記載のインターポーザ。

【0091】(付記 25) 上記フレキシブル回路層の厚さは、上記第 1 の基板と上記第 2 の基板の一方の厚さよりも薄い、付記 1 記載のインターポーザ。

【0092】(付記 26) 第 1 の面及び上記第 1 の面の反対側の第 2 の面を有する複合基板を形成するため、
10 第 1 の基板及び第 2 の基板を封止材料で封止する工程

(a) と、上記複合基板の上記第 1 の面の上に誘電体層を形成する工程 (b) と、上記誘電体層に複数の電氣的トレースを形成する工程 (c) と、上記工程 (b) 及び上記工程 (c) が行われた後、上記第 2 の基板の第 1 の面を露出させるため、上記第 2 の面で上記複合基板の一部を除去する工程 (d) と、上記工程 (d) が実行された後、上記第 2 の基板を除去する工程 (e) と、を有するインターポーザの製造方法。(4)

(付記 27) 上記工程 (a) は、上記第 1 の基板及び
20 上記第 2 の基板を金型内に配置する工程と、上記金型を上記封止材料の液状原料で充填する工程と、上記封止材料を形成するため上記液状原料を硬化させる工程と、を含む、付記 26 記載の製造方法。

【0093】(付記 28) 上記工程 (a) は、上記第 1 の基板及び上記第 2 の基板と共に第 3 の基板を封止する工程を含み、上記第 2 の基板は上記第 1 の基板と上記第 3 の基板の間に配置される、付記 26 記載の製造方法。

【0094】(付記 29) 上記誘電体層を形成する工程
30 (b) の前に、上記複合基板の上記第 1 の面を研磨する工程を更に有する付記 26 記載の製造方法。

【0095】(付記 30) 上記複合基板の上記第 1 の面を研磨する工程は、上記第 1 の基板の面を露出させる、付記 29 記載の製造方法。

【0096】(付記 31) 上記工程 (b) は、上記誘電体層を形成する前に、処理ホルダーの窪み部内に上記複合基板を設置する工程を含み、上記処理ホルダーは上記窪み部が形成される面を有する、付記 26 記載の製造方法。

【0097】(付記 32) 上記工程 (b) は、上記複合基板の上記第 1 の面と上記処理ホルダーの上記面の一部に誘電体膜を積層する工程を含み、上記工程 (c) によって上記電氣的トレースが形成された後、上記複合基板の周縁の周りで積層された上記誘電体膜を切り離すことにより、上記窪み部から上記複合基板を取り除く工程を更に有する、付記 31 記載の製造方法。

【0098】(付記 33) 上記処理ホルダーは各窪み部内に圧力等化ポートを有する、付記 31 記載の製造方法。

【0099】(付記 34) 上記工程 (b) は、上記誘電体層を形成する前に、上記複合基板の上記第 1 の面と上記処理ホルダーの上記面の一部に誘電体膜を積層する工程を含み、上記工程 (c) によって上記電氣的トレースが形成された後、上記複合基板の周縁の周りで積層された上記誘電体膜及び上記誘電体層を切り離すことにより、上記窪み部から上記複合基板を取り除く工程を更に有する、付記 31 記載の製造方法。

【0100】(付記 35) 上記工程 (d) は、機械加工工程とサンドブラasting工程と切断工程の中の少なくとも一つの工程を含む、付記 26 記載の製造方法。

【0101】(付記 36) 上記工程 (e) は、上記第 2 の基板をエッチングする工程を含む、付記 26 記載の製造方法。

【0102】(付記 37) 上記工程 (a) を行う前に、上記第 2 の基板に接着しない材料膜で上記第 2 の基板を包む工程を更に有し、上記工程 (d) は、上記材料膜の一部が露出されるように上記封止材料を除去する工程を含み、上記工程 (e) は、上記第 2 の基板を露出させるため、上記材料膜の露出した一部を切り離し、次に、上記材料膜の残りの部分から上記第 2 の基板を除去する工程を含む、付記 26 記載の製造方法。

【0103】(付記 38) 第 1 の面及び上記第 1 の面の反対側の第 2 の面を有する複合基板を形成するため、
第 1 の基板及び第 2 の基板を封止材料で封止する工程

(a) と、窪み部が形成された面を有する処理ホルダーの上記窪み部に上記複合基板を配置する工程 (b) と、上記複合基板の上記第 1 の面及び上記処理ホルダーの上記表面の一部に材料層を形成する工程 (c) と、上記材料層に複数の電氣的トレースを形成する工程 (d) と、上記電氣的トレースが上記工程 (d) によって形成された後、上記複合基板の周縁の周りで積層された上記材料層を切り離すことにより、上記複合基板を上記窪み部から取り外す工程 (e) と、上記第 2 の基板の面を露出させるため、上記第 2 の面で上記複合基板の一部を除去する工程 (f) と、上記第 2 の基板を取り除く工程 (g) と、を有するインターポーザの製造方法。(5)

(付記 39) 上記材料層は誘電体材料を含み、上記工程 (b) は、上記複合基板の上記第 1 の面に誘電体膜を積層し、次に、誘電体材料のスピンコーティング処理、誘電体材料のスプレー処理、誘電体材料のスクリーニング処理、又は、誘電体材料のドクターブレード処理の中の少なくとも一つの処理によって、上記誘電体膜に誘電体層を形成する工程を含む、付記 38 記載の製造方法。

【0104】

【発明の効果】上記説明の通り、本発明によれば、インターポーザに接続されたコネクタ上の熱誘導応力が低減される効果が得られる。

50 【0105】また、本発明によれば、異なる熱膨張係数

を有する印刷回路基板、マルチチップモジュール基板などに電氣的接続され得るチップの面積を大きくすることが可能である。

【0106】さらに、本発明によれば、チップ、印刷回路基板、マルチチップモジュール基板などを相互に電氣的接続するため使用されるはんだ及びその他の接続材料の選択の幅を広げることができる。

【図面の簡単な説明】

【図1】本発明による第1実施例のインターポーザの側面図である。

【図2】本発明による折り曲げられていない位置における図1のインターポーザの平面図である。

【図3】本発明による一例のフレキシブル回路層の断面図である。

【図4】本発明による第2実施例のインターポーザの側面図である。

【図5】本発明による第3実施例のインターポーザの側面図である。

【図6】本発明による図5に示された一例のインターポーザの平面図である。

【図7】本発明による一例の製造方法の各工程における種々の部品の側面図（その1）である。

【図8】本発明による一例の製造方法の各工程における種々の部品の側面図（その2）である。

【図9】本発明による一例の製造方法の各工程における種々の部品の側面図（その3）である。

【図10】本発明による一例の製造方法の各工程における種々の部品の側面図（その4）である。

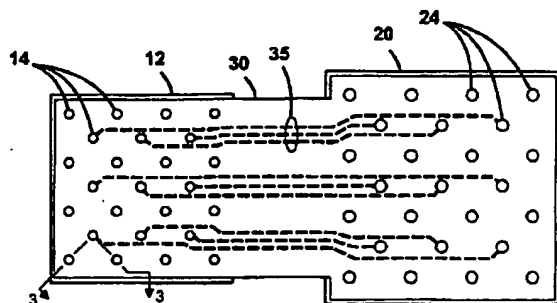
【図11】本発明による一例の製造方法の各工程における種々の部品の側面図（その5）である。

【図12】本発明による一例の製造方法の各工程における種々の部品の側面図（その6）である。

【図13】本発明による一例の製造方法の各工程における種々の部品の側面図（その7）である。

【図2】

本発明による図1のインターポーザの平面図



【図14】本発明による一例の製造方法の各工程における種々の部品の側面図（その8）である。

【図15】本発明による一例の製造方法の各工程における種々の部品の側面図（その9）である。

【図16】本発明による一例の製造方法の各工程における種々の部品の側面図（その10）である。

【図17】本発明による一例の製造方法の各工程における種々の部品の側面図（その11）である。

【図18】本発明による一例の製造方法の各工程における種々の部品の側面図（その12）である。

【図19】本発明による他の実施例の電気防食用基板の斜視図である。

【図20A】本発明による一例のインターポーザを製造する方法の一実施例における製造工程を示すフローチャート（その1）である。

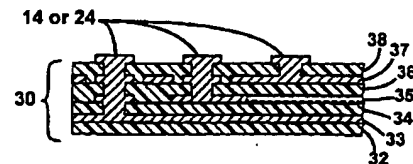
【図20B】本発明による一例のインターポーザを製造する方法の一実施例における製造工程を示すフローチャート（その2）である。

【符号の説明】

- | | |
|--------------------|------------|
| 1 | 集積回路チップ |
| 3 | コネクタ |
| 5 | メイン相互連結基板 |
| 10 | インターポーザ |
| 12 | 第1の基板 |
| 14 | 第1の電氣的接続領域 |
| 18 | 粘着ボディ |
| 20 | 第2の基板 |
| 24 | 第2の電氣的接続領域 |
| 30 | フレキシブル回路層 |
| 30, 32, 34, 36, 38 | 誘電体層 |
| 33 | 内側導電層 |
| 35 | 電氣的トレース |
| 37 | 外側導電層 |
| 40 | 電気防食用基板 |

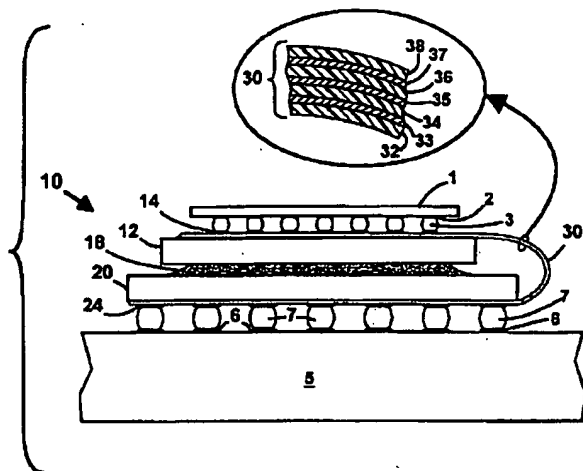
【図3】

本発明による一例のフレキシブル回路層の断面図



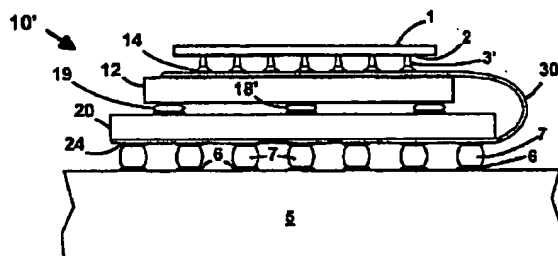
【圖 1】

本発明による第1実施例のインターポータの側面図



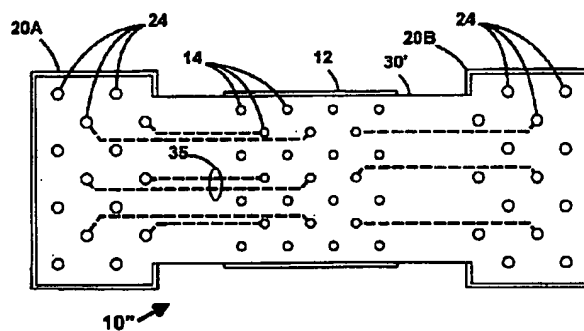
【図 4】

本発明による第2実施例のインターポータの側面図



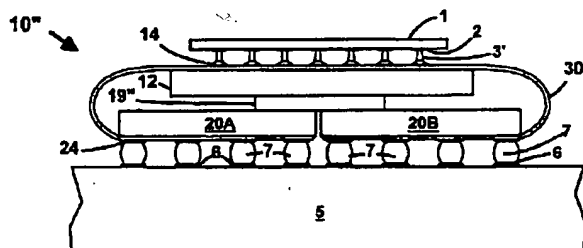
【图 6】

本発明による図5に示された一例のインターポーザの平面図



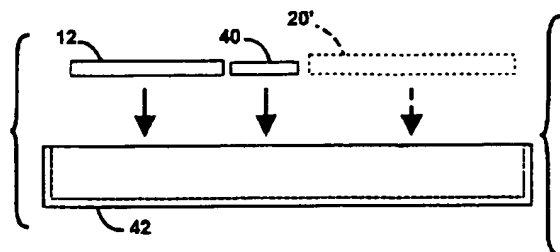
【図 5】

本発明による第3実施例のインターポーザの側面図



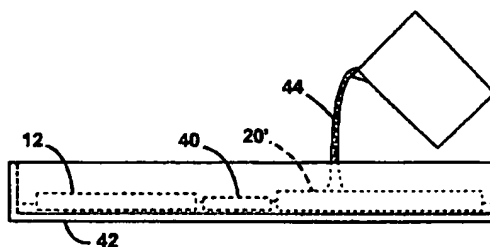
【図 7】

本発明による一例の製造方法の各工程における種々の部品の側面図
(その1)



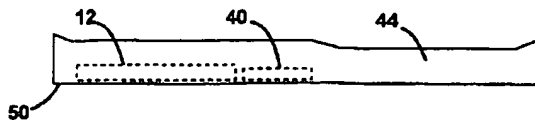
【図 8】

本発明による一例の製造方法の各工程における種々の部品の側面図
(その2)



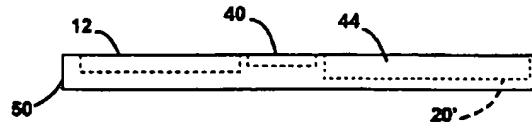
【図9】

本発明による一例の製造方法の各工程における種々の部品の側面図
(その3)



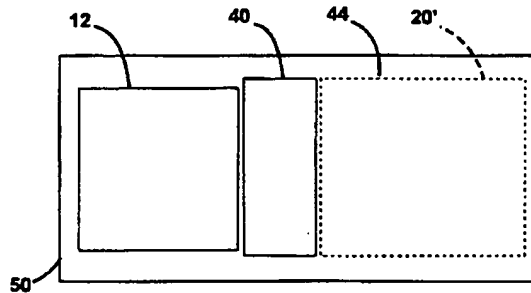
【図10】

本発明による一例の製造方法の各工程における種々の部品の側面図
(その4)



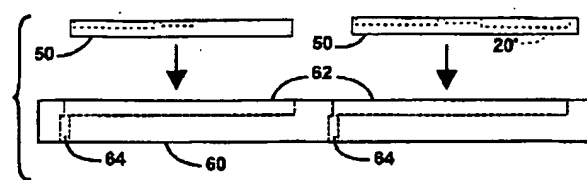
【図11】

本発明による一例の製造方法の各工程における種々の部品の側面図
(その5)



【図12】

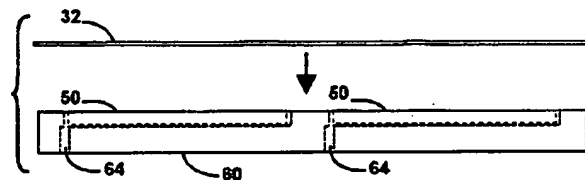
本発明による一例の製造方法の各工程における種々の部品の側面図
(その6)



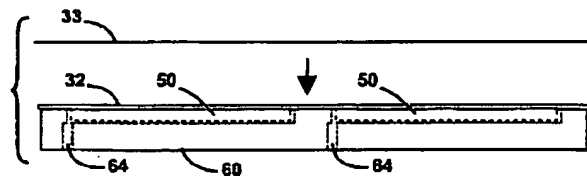
【図14】

【図13】

本発明による一例の製造方法の各工程における種々の部品の側面図
(その7)



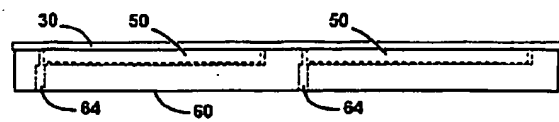
本発明による一例の製造方法の各工程における種々の部品の側面図
(その8)



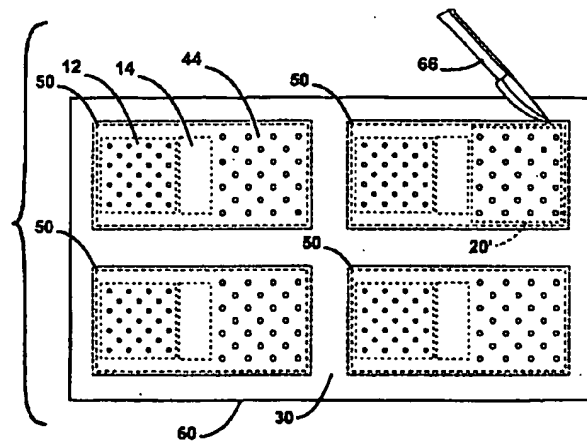
【図16】

【図15】

本発明による一例の製造方法の各工程における種々の部品の側面図
(その9)

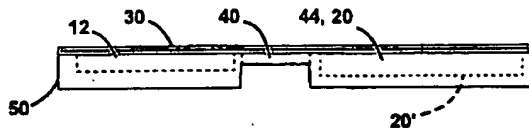


本発明による一例の製造方法の各工程における種々の部品の側面図
(その10)



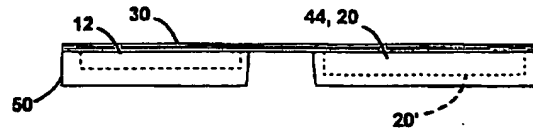
【図 17】

本発明による一例の製造方法の各工程における種々の部品の側面図
(その11)



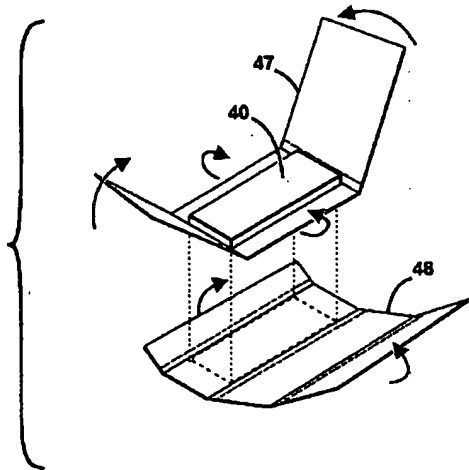
【図 18】

本発明による一例の製造方法の各工程における種々の部品の側面図
(その12)



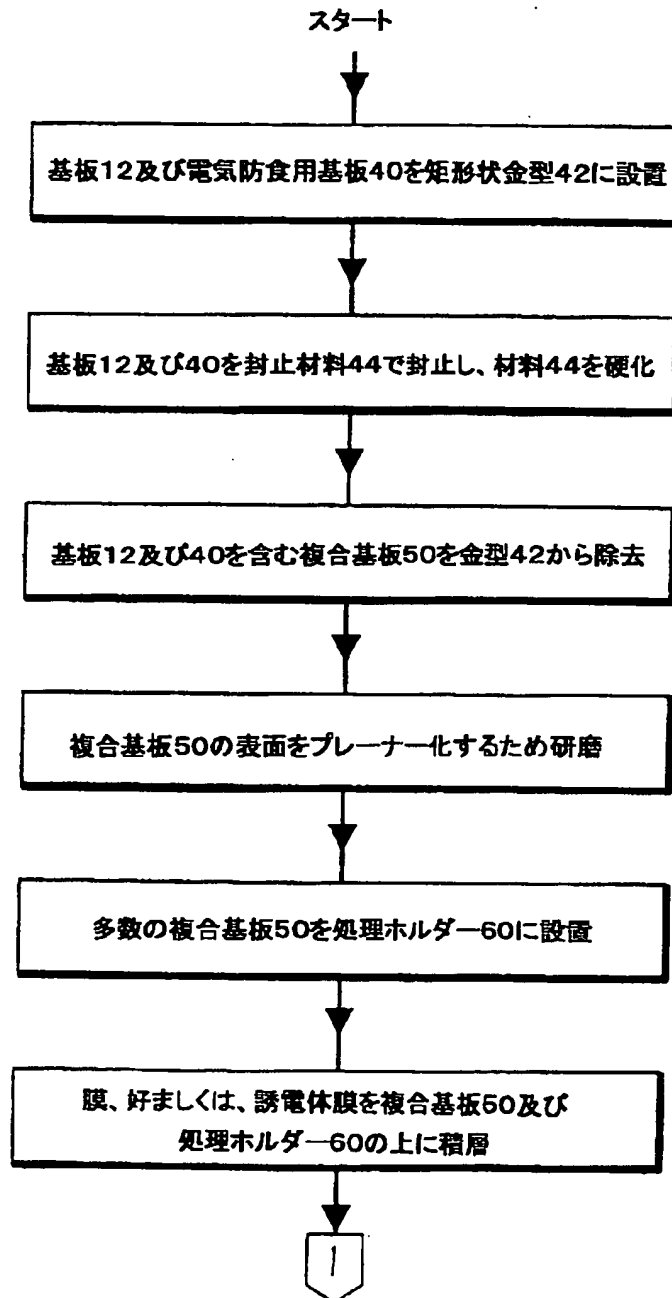
【図 19】

本発明による他の実施例の電気防食用基板の斜視図



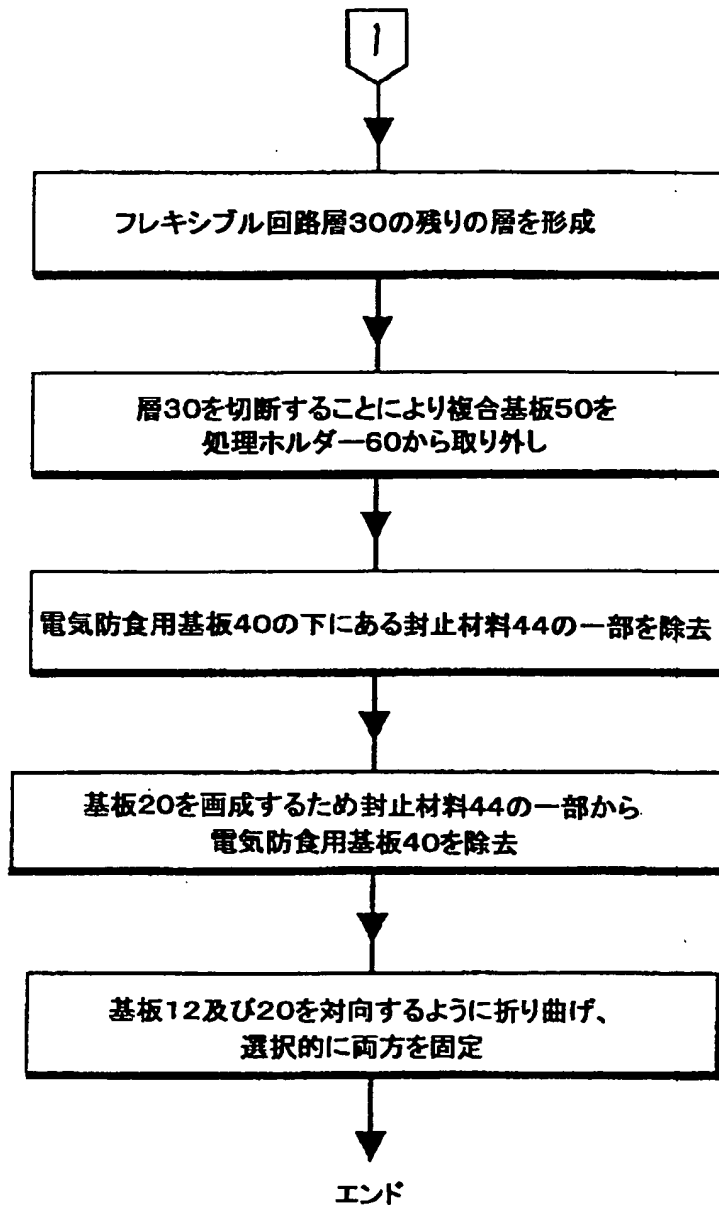
【図20A】

本発明によるインターポーザ製造方法の一実施例を示すフローチャート
(その1)



【図20B】

本発明によるインターポザ製造方法の一実施例を示すフローチャート
(その2)



フロントページの続き

(51) Int. Cl.⁷

H01L 23/52

H05K 1/14

識別記号

F1

テームコード (参考)

(72) 発明者 マイケル ジー リー
アメリカ合衆国, カリフォルニア 95120,
サン・ノゼ, セイジ・オーク・ウェイ
6064番

(72) 発明者 ソロモン ベイリン
アメリカ合衆国, カリフォルニア 94070,
サン・カルロス, クラブ・ドライブ 83番